



ANKARA YILDIRIM BEYAZIT ÜNİVERSİTESİ

MÜHENDİSLİK VE DOĞA BİLİMLERİ FAKÜLTESİ ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ(İNG)

EE215	DIGITAL DESIGN			T+U	Kredi	AKTS
Yarıyıl	Kodu	Adı				
3	EE215	DIGITAL DESIGN		3	0	5

Öğretim Türü	Dersin Dili	Dersin Düzeyi	Dersin Staj Durumu	Dersin Türü
Örgün Öğretim	İngilizce	Fakülte	Yok	Zorunlu

Bölümü/Programı	Ön Koşul	Dersin Koordinatörü	Dersi Veren	Dersin Yardımcıları
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ(İNG)		Dr. Öğr. Üyesi İrfan Alp GÜRKAYNAK https://avesis.aybu.edu.tr/iagurkaynak iagurkaynak@aybu.edu.tr	Dr. Öğr. Üyesi İRFAN ALP	Yok

Dersin Amacı :

- Sayısal soyutlamayı ve lojik davranış ile fiziksel gerilim/akım davranışı arasındaki ilişkiyi sağlam biçimde kavratmak. - Sayı sistemleri, kodlar ve sonlu kelime aritmetiğiyle sayısal bilgiyi temsil etme, işleme ve denetleme yeterliği kazandırmak. - Kombinasyonel devrelerin sistematik analiz, sentez, minimizasyon ve doğrulamasını öğretmek. - Öğrencilerin zamanlama, yükleme ve dokümantasyon kısıtlarını dikkate alarak standart sayısal yapı bloklarını seçip kullanabilmesini sağlamak. - Senkron ardışıl devreleri ve sonlu durum makinelerini analiz ve tasarlama becerisi geliştirmek. - Temel Verilog modelleme, testbench, dalga şekli yorumlama, hata ayıklama ve mühendislik iletişimi becerileri kazandırmak.

Öğretim Yöntem ve Teknikleri :

Sayısal soyutlama ve lojik seviyeleri; konumsal sayı sistemleri; işaretli ve işaretli aritmetik; hata denetimi ve seri kodlar; lojik kapılar ve transistör düzeyinde CMOS/TTL gerçeklemeleri; elektriksel özellikler, gürültü marjı, fanout, yükleme ve gecikme; anahtarlar cebri; kombinasyonel devre analizi ve sentezi, Karnaugh haritaları, programlı minimizasyon ve hazardlar; dokümantasyon standartları; PLD, decoder, encoder, üç durumlu elemanlar, çöklayıcılar, parity, karşılaştırmalar, aritmetik birimler ve kombinasyonel çarpıcılar; hiyerarşik tasarım ve Verilog-2001; bistability, metastability, latch, flip-flop ve scan yapıları; durum makinesi analizi, minimizasyonu, kodlaması, sentezi ve doğrulaması; register, sayacı, shift register, senkron tasarım yöntemi, senkronizatörler ve kapsamlı tasarım problemleri.

Dersin Kaynakları

Kaynakları

John F. Wakerly, "Digital Design, Principles and Practices", Pearson International Edition, 4th Edition, 2007.

Bu ders sayısal tasarımı bir mühendislik problem çözme disiplini olarak ele alır. Sayısal soyutlama, sayı sistemleri ve kodlar, CMOS ve TTL lojik devrelerin elektriksel davranışı, Boolean cebri, kombinasyonel devre analizi ve sentezi, Karnaugh haritaları, programlı minimizasyon, zamanlama, standart kombinasyonel yapı blokları, Verilog-2001 modelleme, bistable elemanlar, latch ve flip-floplar, register ve sayacılar, senkron durum makinesi analizi ve tasarımı, saatleme ve senkronizasyon ile bütünlük ardışıl tasarım örneklerini kapsar. Tasarım gereksinimi, okunabilir devre şeması, sistematik doğrulama ve doğruluk/durum/zaman diyagramlarının yorumlanması vurgulanır.

1. M. Morris Mano, Michael D. Ciletti "Digital Design: With an Introduction to the Verilog HDL", Prentice Hall International, 5th Edition, 2012.
2. John F. Wakerly, "Digital Design, Principles and Practices", Pearson International Edition, 4th Edition, 2007.

Ders Yapısı

Matematik ve Temel Bilimler	: 30	Eğitim Bilimleri	:
Mühendislik Bilimleri	: 30	Fen Bilimleri	:
Mühendislik Tasarımı	: 40	Sağlık Bilimleri	:
Sosyal Bilimler	:	Alan Bilgisi	:

Ders Konuları

Hafta	Konu	Ön Hazırlık	Dökümanlar
1	Mühendislik problemi çözümü olarak sayısal tasarım; analog ve sayısal karşılaştırması; kapılar ve depolama; mantık bölgeleri; HDL araçları; PLD/CPLD/FPGA; tasarım seviyeleri.		
2	Basamaklı sayı gösterimi; ikili, sekizli ve on altılı sistemler; genel taban dönüşümü; onluk olmayan sistemlerde toplama ve çıkarma.		
3	İşaret-büyüklik gösterimi; tümleyenler; ikiye tümleyen aritmetiği ve taşıma; BCD, Gray ve durum kodları; Hamming uzaklığı, eşlik (parity), Hamming/CRC/sağlama toplama; seri hat kodları.		
4	Kapı işlevleri ve zamanlama; mantık aileleri; MOS transistörler; CMOS evirici, NAND/NOR, fan-in, tamponlar, AOI/OAI.		
5	LS-TTL NAND dahili işlevi; TTL mantık seviyeleri, gürültü marjları, fan-out (çıkış sürme kapasitesi), kullanılmayan girişler, üç durumlu (three-state) ve açık kollektörlü yapılar.		
6	Aksiyomlar ve teoremler; DeMorgan, dualite, Shannon açılımı; kanonik biçimler; sistematik çok seviyeli devre analizi.		
7	Spesifikasyondan devreye akış; 2-5 değişkenli Karnaugh haritaları; SOP/POS; "önemsiz" durumlar (don't-care); çoklu çıkışlar; Quine-McCluskey; tehlikeler (hazards); giriş seviyesinde Verilog		
8	Şematik standartları; aktif seviyeler; zamanlama ve kritik yollar; PLA/PAL/GAL; kod çözücüler, öncelikli kodlayıcılar, yedi parçalı (seven-segment) göstergeler, üç durumlu (three-state) veriyolları.		
9	Vize Sınavı		
10	MUX/DEMUX ve genişletme; beş adet MUX-kapı dönüşüm problemi; XOR/eşlik (parity); karşılaştırmalar; toplayıcılar/çıkarcılar; ileri taşımali (carry lookahead) yapı; ALU; kombinasyonel çarpıcı.		
11	Kaydırma bloğu (barrel shifter); sabit-kayan nokta kodlayıcı; çift öncelikli kodlayıcı; geniş/moda bağlı karşılaştırmacı; 1 sayıcı; Tic-Tac-Toe; yapılandırılmış Verilog doğrulama.		
12	İki kararlı (bistable) geri besleme; kararsızlık (metastability); S-R ve D mandalları (latch); kenar tetiklemeli D, tarama (scan), ana-bağımlı (master/slave), J-K ve T flip-flop'ları; kurulum/tutma (setup/hold).		
13	Durum tabloları/diyagramları; enküçültme; atama; D/J-K sentezi; Moore/Mealy; örtüşen/örtüşmeyen dedektörler; geçiş listeleri; ayrıştırma; Verilog FSM'leri.		
14	Kaydediciler ve mandallar; sıralı PLD'ler; dalgalı/senkron/modülo sayacılar; kaydırma kaydedicileri, halka/Johnson/LFSR; yinlemeli ve sıralı işlemler; çarpan denetleyicisi; saatleme ve senkronizatörler.		
15	Kapsamlı tasarım iş akışı; Moore/Mealy dönüştürmeleri; dizi algılayıcılar; otomat ve trafik kontrolcüler; modülo-6 sayıcı; T-bird; ders genel tekrarı.		

Dersin Öğrenme Çıktıları

Sıra No	Açıklama
Ö01	Soyutlamanın rolünü açıklama, kombinasyonel ve sıralı sistemleri birbirinden ayırma ve fiziksel sinyaller ile mantıksal gösterimler arasında ilişki kurma.
Ö02	Farklı sayı tabanları arasında dönüşüm yapma, basamak değerini yorumlama ve elde/ödünc alma işlemleriyle sınırlı sözcük uzunluğunda aritmetik işlemler gerçekleştirme.
Ö03	İşaretili/sayısal olmayan bilgileri temsil etme, taşımayı tespit etme ve temel hata tespit/düzeltilme mekanizmalarını değerlendirme
Ö04	Mantıksal kapı davranışını transistör ağlarıyla ilişkilendirme ve her bir giriş kombinasyonu için CMOS iletim yollarını açıklama.
Ö05	TTL akım yollarını analiz etme ve uyumluluk ile fan-out değerini belirlemek için elektriksel teknik özellikleri kullanma.
Ö06	Mantıksal ifadeleri dönüştürme ve kapı şemalarından doğrulanmış doğruluk tabloları ile denklemler türetme.
Ö07	Kombinasyonel mantığı sentezleyip en küçük hale getirme, grupları/örtükleri gerekleştirme, tehlikeleri (hazards) belirleme ve fonksiyonları Verilog ile ifade etme.
Ö08	Okunabilir dokümantasyon oluşturma, yol gecikmesini hesaplama ve kod çözme, kodlama ve veri yolu kontrol bloklarını seçip birbirine bağlama.
Ö09	Veri yönlendirme, karşılaştırma ve aritmetik devreleri tasarlama ve hiyerarşik alternatifleri değerlendirme.
Ö10	Karmaşık kombinasyonel spesifikasyonları yeniden kullanılabilir bloklara ayrıştırma ve hiyerarşik Verilog uygulamalarını doğrulama.
Ö11	Depolama elemanının davranışını ve zamanlamasını analiz etme ve bir tasarım gereksinimi için uygun bir eleman seçme.

Ö12	Sözlü bir tanımlamadan yola çıkarak eksiksiz bir Sonlu Durum Makinesi (FSM) geliştirin; modeli, durum anlamlarını, kodlamayı, denklemleri, devreyi ve doğrulama sürecini gerekçelendirme.
Ö13	Ortak sıralı yapı taşlarını tasarlayın ve analiz edin, ayrıca disiplinli senkronize ve CDC uygulamalarını uygulayın.
Ö14	Kapsamlı tasarım problemlerinde; teknik özelliklerin belirlenmesi, durum modelleme, enküçükleme, şematik gerçekleştirme, Verilog ve doğrulama süreçlerini bütünleştirme.

Programın Öğrenme Çıktıları	
Sıra No	Açıklama
P07	Mühendislik meslek etiğine uygun davranma; etik sorumluluk bilinciyle hareket etme; eşitlik, tarafsızlık ve kapsayıcılık ilkelerine bağlı kalma.
P09	Farklı hedef kitlelere yönelik olarak teknik bilgileri sözlü ve yazılı biçimde açık, anlaşılır ve etkili bir şekilde aktarabilme.
P10	Proje yönetimi, maliyet analizi ve uygulanabilirlik değerlendirmeleri hakkında bilgi sahibi olma; yenilikçilik ve girişimcilik konularında farkındalık geliştirme.
P05	Mühendislik problemlerine yönelik araştırma yapabilme; literatür tarama, deney tasarlama ve yürütme, veri toplama, analiz etme ve sonuçları bilimsel olarak yorumlayabilme
P04	Mühendislik problemlerinin analizi ve çözümünde uygun yöntemleri, teknikleri ve modern mühendislik araçlarını seçme ve kullanma; modelleme ve simülasyon süreçlerini yürütme ve kullanılan araçların sınırlılıklarının farkında olma.
P06	Mühendislik uygulamalarının toplumsal, çevresel, ekonomik ve sürdürülebilirlik boyutlarını değerlendirebilme; sağlık ve güvenliği konularında farkındalık sahibi olma.
P08	Bireysel olarak ve disiplin içi/çok disiplinli takımlarda etkin görev alabilme; gerektiğinde liderlik üstlenebilme ve farklı çalışma ortamlarına uyum sağlayabilme.
P11	Bağımsız öğrenme becerisine sahip olma; bilim ve teknolojiadaki gelişmeleri takip edebilme ve kendini sürekli yenileyebilme.
P01	Matematik, fen bilimleri, temel mühendislik alanları, bilgisayar destekli hesaplama yöntemleri ve elektrik-elektronik mühendisliğine özgü konularda yeterli bilgiye sahip olma; bu bilgileri karmaşık mühendislik problemlerinin çözümünde etkin biçimde uygulayabilme.
P02	Karmaşık mühendislik problemlerini; temel bilimler, matematik ve mühendislik bilgilerini kullanarak tanımlayabilme, modelleyebilme ve analiz edebilme; bu süreçte sürdürülebilirlik ilkelerini ve küresel gereksinimleri dikkate alma.
P03	Karmaşık mühendislik problemlerine yönelik yenilikçi ve uygulanabilir çözümler geliştirebilme; sistem, süreç, cihaz veya ürünleri gerçekçi kısıtlar (ekonomik, çevresel, etik, üretilebilirlik vb.) altında tasarlayabilme.

Değerlendirme Ölçütleri			AKTS Hesaplama İçeriği			
Yarıyıl Çalışmaları	Sayısı	Katkı	Etkinlik	Sayısı	Süresi	Toplam İş Yüğü Saati
Ara Sınav	1	%30	Ders Süresi	14	3	42
Kısa Sınav	2	%20	Sınıf Dışı Ç. Süresi	14	6	84
Ödev	0	%0	Ödevler	0	0	0
Devam	0	%0	Sunum/Seminer Hazırlama	0	0	0
Uygulama	0	%0	Ara Sınavlar	1	10	10
Proje	0	%0	Uygulama	0	0	0
Yarıyıl Sonu Sınavı	1	%50	Laboratuvar	0	0	0
Toplam		%100	Proje	0	0	0
			Yarıyıl Sonu Sınavı	1	10	10
			Toplam İş Yüğü			146
			AKTS Kredisi			5

Dersin Öğrenme Çıktılarının Programın Öğrenme Çıktılarına Katkıları											
Katkı Düzeyi: 1: Çok düşük 2: Düşük 3: Orta 4: Yüksek 5: Çok yüksek											

	P01	P02	P03	P04	P05	P06	P07	P08	P09	P10	P11
Tüm	5	5	5	5	2	1	3	1	5	2	5
Ö01	4	2	1	2		1			1		2
Ö02	5	4		2					1		2
Ö03	4	5	2	4	1				2		2
Ö04	3	5	5	4	1				2	1	3
Ö05	3	4	4	5	1	1			2	2	3
Ö06	3	3	4	5	1	1	1	3	3	1	4
Ö07	4	4	2	4	1	1			2		3
Ö08	3	5	5	4	1	1			3	2	4
Ö09	3	4	4	5	2	1	1		3	1	5
Ö10	1	2	3	3	1	1	3	1	5	2	4
Ö11	3	3	2	3	2	1			1		2
Ö12	3	3	3	3	2			1	2		2
Ö13	3	3	3	3	2	1		1	1		2
Ö14	3	3	3	3	3	1	1	2	3	1	3